

# LSI不良予測におけるベイズ深層学習の適用とその検討

賀川 経夫<sup>1,a)</sup> 中上 輝一<sup>†1</sup> 大竹 哲史<sup>1,b)</sup>

**概要:** 半導体の微細化が進む中、LSI 製造工程におけるテストコストの増大と検査効率の向上が課題となっている。特に、バーンインテストは高コストかつ時間を要するため、効率的な不良品予測手法が求められている。本研究では、ベイズ深層学習を用いた不良品予測モデルを提案する。ベイズ深層学習は、予測結果を確率分布として表現することで、不確実性を定量的に評価し、未知データに対する信頼性を向上させる。本研究では、異常検知精度の向上を目的として、モデルの予測精度および不確実性の評価を行い、従来手法との比較を通じてその有効性を検証する。さらに、モデル構造の変更が予測結果に与える影響を分析し、LSI テスト工程のコスト削減と信頼性向上を両立する新たなアプローチを示す。

## Application and Examination of Bayesian Deep Learning for LSI Failure Prediction

### 1. はじめに

大規模集積回路 (Large Scale Integration, LSI) は、半導体技術、特に微細化技術の進展に伴い、トランジスタの小型化と回路の高集積化が進んでいる。1 チップあたりの製造コストは継続的に低減している一方で、製品の品質を保証するためのテスト工程では、高度な検査が求められるにもかかわらず、技術的進歩が限定的であるため、1 個あたりのテストコストが相対的に増加するという課題が生じている。LSI のテスト工程の中でも特に重要とされるのがバーンインテストである。バーンインテストは、IC チップに高温・高電圧環境下で長時間ストレスを加えることで、通常の動作条件では検出が困難な初期劣化や潜在的な不具合を発見する手法である。しかしながら、バーンインテストは多大な時間とコストを要する一方で、実際に検出される不具合の数は限られており、コスト効率が低いという問題点が指摘されている。そこで、テスト工程の初期段階で故障の可能性が高い製品を事前に特定し、バーンインテストの一部を省略することでテストコストの削減を目指す取り組みが進められている。

このような背景から、データマイニング技術を活用して IC チップの故障を事前に予測する手法の開発が進められている [1]。過去のテストデータから故障傾向を抽出し、故障発生の確率を予測することで、製品の品質を維持しつつ、テスト工程の効率化とコスト削減が期待されている。しかしながら、従来の故障予測手法では、モデルが予測の根拠を十分に説明できないという課題がある。特に、正常と異常のクラス分類を行う場合、未知の入力データに対して一意なクラスを強制的に割り当ててしまうため、慎重な判断が求められる場面で誤った意思決定を招く可能性がある。

本研究では、半導体ウェハのテスト工程における IC チップの不良品予測を改善し、特に、バーンインテストやファイナルテストにおけるコストを削減するために、早い段階での異常検知精度の向上を目的としている。従来の異常検知手法では、予測の確信度を考慮せず、誤分類が発生しやすかった。本研究では、ベイズ深層学習を導入することで、未知データに対する不確実性を考慮し、誤判定のリスクを低減する新たなアプローチを提案する。そこで、本研究では、ベイズ深層学習 (Bayesian Deep Learning) を用いた異常検知モデル構築に取り組んでいる。ベイズ深層学習は、従来の深層学習モデルに確率的アプローチを組み合わせた手法であり、予測結果を確率分布として表現することで、不確実性を定量的に示すことができる。この特性により、未知の入力データに対する予測でも、その信頼性を考慮した意思決定が可能となる。本論文では、こうした課

<sup>1</sup> 大分大学理工学部

Oita University, Dannoharu, Oita, Oita, 870-1192, Japan

<sup>†1</sup> 現在、ソニーセミコンダクタマニュファクチャリング  
Presently with Sony Semiconductor Manufacturing Corporation

<sup>a)</sup> t-kagawa@oita-u.ac.jp

<sup>b)</sup> ohtake@oita-u.ac.jp

題を解決するため、ベイズ深層学習を活用した不良品予測モデルを提案し、その有効性を実験的に検証する。また、LSIのテスト工程における信頼性向上とコスト削減の両立を図るための新たなアプローチを検討する。

## 2. 関連研究

LSIの故障予測に関連する研究は、特に、バーンインテストやファイナルテストにおける異常検知を支援するための機械学習モデルの構築が進められている。文献 [2] では、バーンインテストの初期段階で取得された電気的特性データを基に、教師あり学習手法であるサポートベクタマシン (Support Vector Machine, SVM) を用いた予測モデルが提案されている。このモデルは、バーンインテストを継続するべきか否かを判断するために利用されている。また、ニューラルネットワークを活用した異常検知手法も提案されている。文献 [3] では、測定データを用いて不良品を検出するモデルが開発され、予測精度向上のためにネットワーク構造の最適化が進められている。一方、これらの従来手法にはいくつかの課題が存在する。最も顕著な問題は、予測モデルが結果の根拠を十分に説明できない点であり、予測結果に対する信頼性を損ない、誤検知や見逃しを招く原因となっている。これらの課題に対処するため、本研究ではベイズ深層学習を用いて、予測結果に対する不確実性を定量的に評価する手法を提案する。本研究は、従来の異常検知手法 (SVM, NN) と異なり、不確実性を定量化することで信頼性の高い判定が可能である。特に、ベイズ深層学習を適用することで、未知データに対する頑健性を向上させ、バーンインテストの負担を削減できる。

近年、様々な異常検知手法が提案、開発されており [4]、ベイズ深層学習の異常検知への応用についても多くの研究がなされている。文献 [5], [6] では、ベイズニューラルネットワークの枠組みが、不確実性を考慮することでモデルの解釈性を向上させ、より信頼性の高い意思決定を可能にすることを示している。文献 [7] では、監視映像の異常検知においてベイズニューラルネットワークを用いた手法が従来手法よりも高精度な異常検知を達成している。本研究でも同様に、閾値ベースの手法では検出が困難な異常をより正確に識別できることが期待される。文献 [8] では、対象が時系列データではあるが、従来手法の SVM などと比較してベイズニューラルネットワーク (BNN) を活用した異常検知がより高精度であることを示している。

## 3. LSIのテスト工程

LSIの製造工程は、図1に示すように、シリコン基板を用いたウェハの加工から始まり、最終的に個々のICチップへと切り分けられるプロセスを経る。ウェハ (Wafer) は、主にシリコンである半導体材料で作られた円盤状の基板であり、LSIの回路パターンが多数形成される。ウェハの表

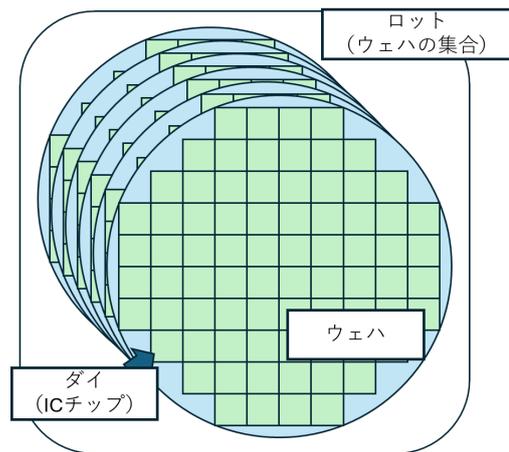


図1 ウェハ  
Fig. 1 Wafer

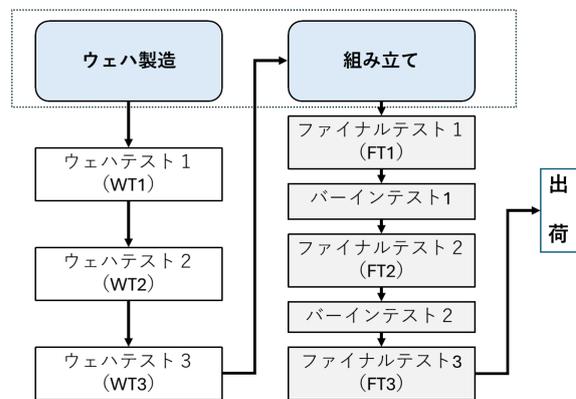


図2 LSI製造におけるテスト工程  
Fig. 2 Test Process in LSI Manufacturing

面にはフォトリソグラフィーやエッチングなどの技術を用いて、ナノメートル単位の精度で微細な電子回路が作り込まれる。1枚のウェハには、同一設計のICチップが多数配置されるため、効率的な大量生産が可能となる。ロット (Lot) は、製造の効率向上と品質管理のために複数のウェハをまとめた単位であり、同一の製造条件下で処理される。ロット単位での管理により、製造プロセスの一貫性を確保し、品質のばらつきを抑えることができる。ダイ (Die) は、ウェハ上に形成された個々のICチップを指す。ウェハ加工が完了した後、各ダイはダイシング (Dicing) と呼ばれる工程で切り分けられ、最終的なLSI製品としてパッケージングされる。ダイ単位でのテストを通じて、不良品が選別され、品質の高いチップのみが市場に供給される。

テスト工程の流れを図2に示す。主要なテスト工程として、ウェハ製造直後に、製品全体の性能確認を目的として行われる初期段階の検査であるウェハテスト (Wafer Test, WT), 組み立て後のICチップに製品に高温・高電圧を長時間付与し、潜在的な不具合を早期に発見するために実施

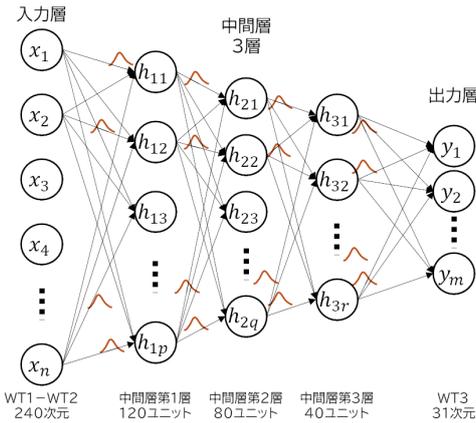


図 3 ベイズ深層学習ニューラルネットワーク  
 Fig. 3 Bayesian Deep Learning Neural Network

されるバーンインテスト、ファイナルテスト (Final Test, FT) がある。特に、ウェハテストでは、表 1 のような検査が実施され、ダイごとに計測値が保存される。

本研究では、このウェハテストでの計測値を入出力としてベイズ深層学習を適用し、ファイナルテストでの良品ダイと不良ダイの判定を予測する。そのことにより、できるだけ早い段階のテスト工程で故障の可能性が高い製品を特定することにより、負荷やかかる時間の大きなバーンインテストのコスト削減を目指す。

## 4. ベイズ深層学習

### 4.1 ベイズ深層学習の異常検知への適用

ベイズ深層学習は、モデルのパラメータを確率分布として表現し、予測結果に対する不確実性を推定できる点が特徴である。通常の深層学習モデルでは、学習データに基づいて決定論的なパラメータを持ち、単一の出力を行うのに対し、ベイズ深層学習では、モデルの重みやバイアスを確率的に扱うことで、出力の分散や信頼区間を考慮した予測が可能となる。この性質により、未学習のデータや分布外データに対する不確実性を適切に評価できるため、異常検知への応用が期待される。

ベイズ深層学習における不確実性は、大きく エピステミック不確実性と アレータリック不確実性 に分類される。エピステミック不確実性は、モデルの学習が不十分な領域で発生し、特に学習データに含まれていない新規データや分布外データに対して顕著に表れる。異常検知においては、この不確実性を活用することで、未知の異常データに対する識別性能を向上させることができる。一方、アレータリック不確実性はデータそのものに起因するノイズや測定誤差による不確実性であり、データの特徴に依存するため、学習データを増やしても完全には解消されない。異常検知では、この種類の不確実性を適切に処理すること

で、誤検知を低減できる。これらの特性により、ベイズ深層学習は LSI の不良予測や産業機器の故障検知など、多くの分野において有効な手法となる。

### 4.2 ベイズ深層学習の学習

ベイズ深層学習を異常検知に適用するためには、適切な学習手法を選択し、モデルの不確実性を適切に推定できるようにする必要がある。一般的なニューラルネットワークでは、最尤推定 (Maximum Likelihood Estimation, MLE) に基づいて単一のパラメータを求めるが、ベイズ深層学習では事前分布とデータから得られる尤度を組み合わせ、事後分布を求めることでパラメータを推定する。しかし、深層学習モデルのパラメータ数は膨大であるため、厳密なベイズ推論を行うことは計算コストの面で現実的ではない。本研究では、近似ベイズ推論の一つである変分推論を採用し、モデルの学習を行う。変分推論では、観測された真の事後分布  $p(\theta|X)$  を求める代わりに、近似事後分布  $q(\theta)$  を導入し、これを最適化する。近似事後分布  $q(\theta)$  を真の事後分布に近づけるための指標として、エビデンス下限 (Evidence Lower Bound, ELBO) を最大化する。ELBO は以下の式で定義される。

$$ELBO = \mathbb{E}_{q(\theta)}[\log p(y|x, \theta)] - KL(q(\theta) \| p(\theta)) \quad (1)$$

ここで、第一項  $\mathbb{E}_{q(\theta)}[\log p(y|x, \theta)]$  は、入力  $x$  に対して正しい出力  $y$  を予測するための尤度項であり、データに適合するモデルの学習を促す。第二項  $KL(q(\theta) \| p(\theta))$  は、事前分布  $p(\theta)$  と近似事後分布  $q(\theta)$  の間の差を表す **KL ダイバージェンス** であり、過剰適合を防ぎながら分布の適切な広がり維持するための正則化項である。

本研究では、Stochastic Variational Inference (SVI) により ELBO を最適化する。学習の流れは以下の通りである。

- (1) **近似事後分布  $q(\theta)$  の設定**：本研究では、ガウス分布 (正規分布) を仮定し、各パラメータ  $\theta$  に対して独立な平均  $\mu$  と標準偏差  $\sigma$  を学習する。これにより、モデルの不確実性を適切に推定できる。
- (2) **損失関数 (ELBO) の最適化**：ELBO の負の値を最小化する損失関数を定義し、Adam オプティマイザーを用いて学習を行う。具体的には、以下の損失関数  $\mathcal{L}$  を最小化する。

$$\mathcal{L} = -\mathbb{E}_{q(\theta)}[\log p(y|x, \theta)] + KL(q(\theta) \| p(\theta)) \quad (2)$$

- (3) **学習の進行**：データを小さなミニバッチに分割し、各ステップで ELBO を計算しながらモデルのパラメータを更新する。ELBO の最小化が進むにつれ、近似事後分布  $q(\theta)$  は真の事後分布  $p(\theta|X)$  に近づく。
- (4) **Early Stopping による学習の最適化**：損失が一定回数以上改善しない場合、学習を自動的に終了し、計算資源を節約する。

表 1 ウェハテストの内容  
Table 1 Wafer Test

テスト項目	説明
IV 特性 (電流-電圧特性)	各トランジスタや配線のリーク電流を測定し、電気的な異常を検出する
周波数特性	LSI 内のクロック発振回路の安定性を評価する
電源電圧マージンテスト	電源電圧を変化させ、正常動作の範囲を確認する
スキャンテスト (ATPG)	事前に設計されたテストパターンを入力し、回路の動作を検証する

### 4.3 ベイズ深層学習の予測

前述の学習が終了したのちに、不確実性を考慮した推論を行う。一般的なニューラルネットワークは固定の重みを用いて1つの予測を行うが、ベイズ深層学習では重みが確率分布として学習されるため、同じ入力に対して異なる出力がサンプリングされる。このデータについて、その分散に基づいて不確実性が計算される。本研究では、ベイズ深層学習による予測における不確実性を以下のように求める。

$$\sigma_{\text{total}} = \sqrt{\sigma_{\text{epistemic}}^2 + \sigma_{\text{aleatoric}}^2} \quad (3)$$

$\sigma_{\text{epistemic}}^2$  は、エピステミック不確実性、 $\sigma_{\text{aleatoric}}^2$  は、アレタリック不確実性である。それぞれ以下のように求められる。

**エピステミック不確実性 (Epistemic Uncertainty)** : モデルの知識が不足している場合に発生する不確実性であり、サンプリングされた出力の分散を用いて定義される。

$$\sigma_{\text{epistemic}}^2 = \frac{1}{N} \sum_{i=1}^N (\hat{y}_i - \bar{y})^2 \quad (4)$$

$\hat{y}_i$  は  $i$  回目のサンプリングされた予測値、 $\bar{y}$  はすべてのサンプルの平均値、 $N$  はサンプリングの回数であり、本研究では 2000 回に設定している。

**アレタリック不確実性 (Aleatoric Uncertainty)** データ自体のノイズに起因する不確実性であり、BNN により推定されるノイズ分散を用いて定義される。

$$\sigma_{\text{aleatoric}}^2 = \mathbb{E}_{q(\theta)}[\sigma_y^2] \quad (5)$$

$\sigma_y^2$  は BNN が学習するデータの不確実性を表すパラメータである。

以上のように、出力に基づいて  $\sigma_{\text{total}}$  を計算し、この値が大きいくほど、予測の信頼度が低く、異常の可能性が高いと判断される。

## 5. 実験

### 5.1 入出力データ

入力データとしては、実際のテスト工程を経た 15 ロット分のテストデータを利用する。これらのデータは、LSI テスト工程におけるダイごとの各種テストによる計測値であるが、初期段階で Fail と判定され以降のテストが実施されなかったなどの理由により、多くの欠損値が含まれている。

さらに、計測方法によっては、番号や名称などのカテゴリ値が含まれている。本手法では、これらの欠損値やカテゴリ値に対して完全に除去している。欠損値の除去は、欠損率の高いテスト項目を削除する形で行われ、一部のデータは補完せずに削減された。これにより、データの信頼性を確保する一方で、ダイ数やテストの結果(次元数)は当初のデータよりも削減されている。

欠損値やカテゴリ値の削除後に、ロットごとの全てのテスト項目について計測値の標準化を行い、各項目間のスケール差を統一している。標準化は、Z スコア標準化(平均 0, 分散 1)を適用し、各ロットごとに個別にスケールを統一することで、ウェハ間のばらつきを軽減する工夫を行った。その後、ファイナルテストの検査結果に基づいて、ダイごとに通過したものを Pass、通過できなかったものを Fail に分割している。すなわち、初期のウェハテストは全て通過しているものであるため、WT1, WT2, WT3 のテストによる計測結果は全て存在している。

本手法では、ネットワークの入力として WT1 と WT2 の測定値を利用する。これを選択した理由は、WT3 の測定結果がファイナルテストに近いこと、異常検知の目的に適さない可能性があるためである。また、WT1 と WT2 は初期段階の計測結果であり、不良が現れる前のデータとして有用であると判断した。このときの次元数は 240 次元となる。出力については、WT3 のテスト項目から 31 個の計測値を利用しており、これらは異常判定に有効と考えられるテスト項目を選定したものである。ニューラルネットワークは回帰計算の学習を行い、WT1 と WT2 の値から WT3 の測定値を予測する形となる。

ネットワークの中間層は第 1 層が 120、第 2 層が 80、第 3 層が 40 個のユニットとなっている。この構成は、入出力層も含め、過去の実験結果をもとに決定したものであり、より小さなモデルでは精度が低下し、大きすぎるモデルでは過学習のリスクが高まることが確認されている。学習は、最大 4000 回とし、損失値が一定回最小化の方向へ向かわない場合に学習を停止する Early Stop を採用している。今回の実験では、ロット単位での異常検知について検討を行っている。基本的に一つのロットには 25 枚のウェハが含まれるので、そのうち 1 枚分の Pass データを学習パターンとし、残りのウェハで検証テストを行った。

本手法で利用するベイズ深層学習のネットワークモデル

表 2 実験結果

Table 2 Experimental Results

WaferID	パターン数	Epoch	ROC-AUC	$\sigma_{total}^{Pass}$	$\sigma_{total}^{Fail}$
1	1237	489	0.15	29.23	29.17
2	1188	490	0.87	29.24	29.30
3	1223	489	0.82	29.27	29.32
4	1192	368	0.57	29.22	29.23
5	1180	529	0.95	29.19	29.28

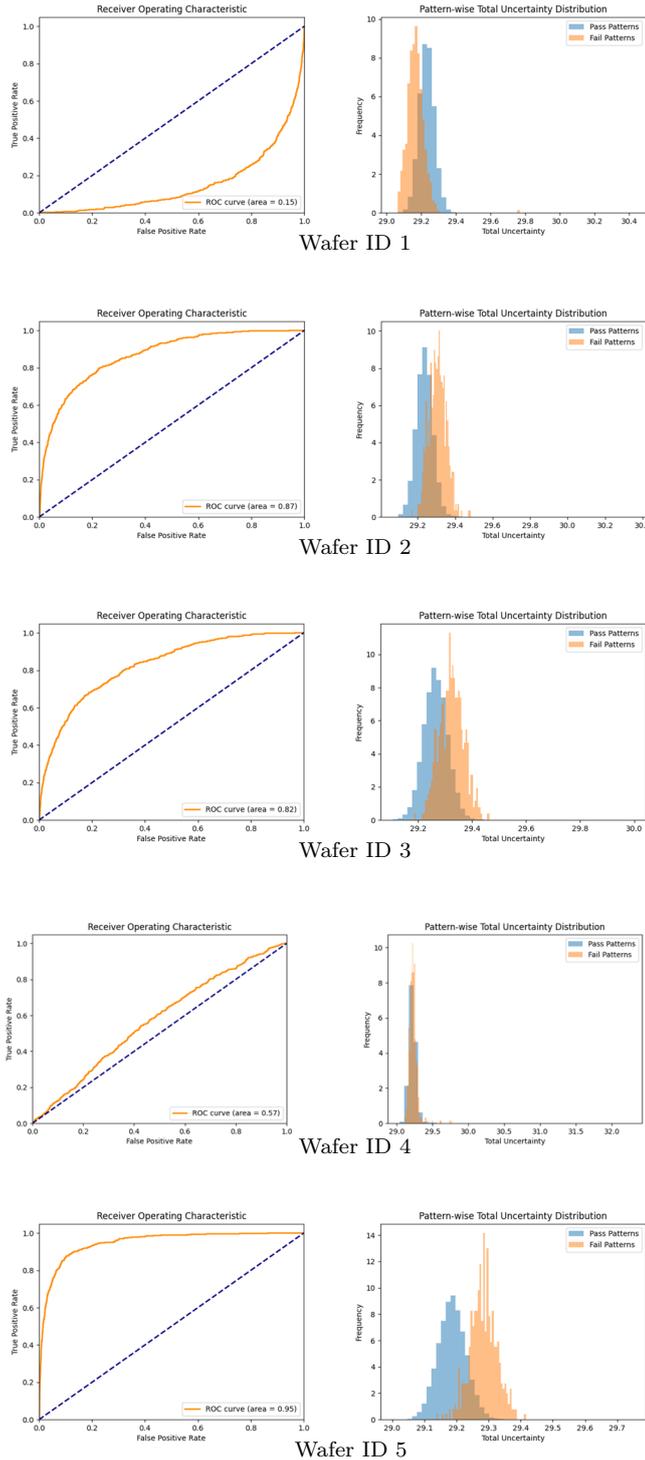


図 4 実験結果 (ROC 曲線と不確実性の分布)

Fig. 4 Experimental Results (ROC Curve and Uncertainty Distribution)

は、予測時には、推論値を 2000 回サンプリングして出力する。サンプリングの結果はガウス分布に従うため、その平均値  $\mu$  と分散  $\sigma^2$  を求め、不確実性を算出する。

## 5.2 実験結果

実験での学習には、ロットに含まれるウェハの ID が 1~5 のものをそれぞれ利用した。実験結果として、ロット番号 118 における ROC 曲線と良品ダイと不良品ダイにおける不確実性の分布ヒストグラムを図 4 に示す。また、表 2 に、それぞれの Wafer における学習に用いられたパターン数、エポック数、AUC 値、良品ダイの平均不確実性  $\sigma_{total}^{Pass}$  と不良品ダイの平均不確実性  $\sigma_{total}^{Fail}$  を示す。なお、不良ダイはロットごとに求めているので、どの Wafer で学習をしても同じデータを用いて検証している。ロット番号 118 については、458 個の不良ダイが含まれている。

本実験では、使用する学習データによって結果が大きな影響を受けることが確認された。具体的には、非常に高い ROC-AUC が得られる場合がある一方で、不確実性が低減し、Fail の判定がより確実になるケース、判別が困難となり、AUC 値がほぼ 0.5 となる場合も存在した。これらの傾向は、他のロットにおいても同様に確認されており、本手法がロット間で一貫した特性を示すことが示唆される。

## 5.3 考察

本実験の結果から、学習データの選択が結果に大きな影響を与えることが明らかとなった。特に、良品ダイ (Pass) と不良ダイ (Fail) の比率や、測定された特徴量の分布が異なると、学習モデルの汎化能力に影響を与える可能性がある。例えば、ロット間でテスト条件が異なる場合、測定値のばらつきが大きくなり、学習モデルが特定のロットに過度に適応してしまう。また、異常データの割合が少ない場合、モデルが Fail を正しく識別できず、ROC-AUC が低下する傾向が見られたことから、学習データのバランスを調整し、適切なデータ前処理である標準化や異常データのサンプリング強化を行うことが、予測精度を向上させるために必要となる。特に、適切なデータ選定ができていない場合、判別が困難となり、AUC 値がほぼ 0.5 となることが確認された。学習データに含まれる特徴量の有効性やデータのバイアスを考慮する必要がある。

また、Fail の判定に関しては、不確実性が低減するケースが見られた。これは、特定の条件下において Fail 判定がより確実に行えることを示しており、Fail に関連する特徴量が強く影響を及ぼしている可能性を示唆している。した

がって、Fail 判定の精度をさらに向上させるためには、適切なデータ選択や特徴量の解析が必要となる。さらに、一部のケースでは AUC 値が 0.5 付近となることが確認された。これは、学習したモデルが十分な特徴を抽出できていないか、あるいは対象データにクラス分離がほとんど存在しない可能性を示唆している。この現象がランダムなノイズによるものなのか、または特定の環境要因（温度変化、電圧変動、デバイスの個体差など）に起因するのかを詳しく分析することが求められる。

さらに、ロット番号 118 における結果と同様の傾向が他のロットでも確認されたことから、本手法が特定のロットに依存しない普遍的な特性を持つ可能性があると考えられる。一方で、ロットごとの微細な違いがモデルの精度に影響を与えている可能性も否定できず、より詳細な検証が必要である。

実用化に向けた課題として、学習データの選択によって結果が変動することから、モデルの安定性を向上させるための手法を検討する必要がある。データの選定基準の明確化や特徴量の最適化に加え、アンサンブル学習の導入も有効であると考えられる。また、Fail 判定の信頼性を高めるために、データの前処理やノイズ除去、異常値の扱いについて慎重に検討する必要がある。これらの課題を克服することで、より安定した判定モデルの構築が可能となると考えられる。

一方、モデルの複雑化と計算負荷の増大が課題として浮上した。今後は、計算負荷の軽減とリアルタイム適用に向けた最適化が求められる。

## 6. おわりに

本研究では、バイズ深層学習を用いた不良予測モデルを提案し、その有効性を実験的に検証した。特定のテスト項目では良品と不良品の分布に乖離が見られたが、全体的には判別が難しく、従来の尤度に基づく予測でも同様の課題が確認された。

半導体ウェハのテスト工程における異常検知と不良品予測の精度向上を目的とし、バイズ深層学習を導入する手法を提案した。未知の入力データに対しても不確実性情報を活用することで予測の信頼性を向上できることを示し、特に誤検知率の低減と高い ROC-AUC の達成がテスト工程の効率化に寄与することを確認した。本手法は、異常検知や不良品予測における従来の課題を克服する可能性がある。不確実性を考慮することで、テスト工程の判断基準を明確にし、誤判定のリスクを低減できる。

一方で、モデルの複雑性が計算負荷を増大させ、リアルタイム適用が困難になる課題がある。今後は、モデルの軽量化や効率的な推論手法の開発が必要となる。また、大規模データでの検証や他分野への応用も重要であり、本手法の汎用性を評価する予定である。さらに、MCMC などの

近似推論手法の導入やモデル構造の最適化を行い、製造現場での運用を見据えた実装を進めることで、より実用的な不良予測手法の確立を目指す。

## 参考文献

- [1] Y. Nakamura, “Evolution of semiconductor industry inspection technology through utilization of big data in testing,” *\*Journal of the Japan Institute of Electronics Packaging\**, vol. 19, no. 3, pp. 151–157, 2016.
- [2] T. Nishimi, Y. Sato, S. Kajihara and Y. Nakamura, “Good die prediction modelling from limited test items,” in *proceedings of 2nd IEEE International Test Conference in Asia*, pp. 115–120, 2018.
- [3] M. Shintani, M. Inoue, and Y. Nakamura, “Artificial neural network based test escape screening using generative model,” in *Proc. IEEE Int. Test Conf. (ITC)*, Oct. 2018.
- [4] A. B. Nassif, M. A. Talib, Q. Nasir, and F. M. Dakalbab, “Machine learning for anomaly detection: A systematic review,” *\*IEEE Access\**, vol. 9, pp. 78658–78692, 2021, doi: 10.1109/ACCESS.2021.3083060.
- [5] T. Matsubara, “Bayesian deep learning: A model-based interpretable approach,” *Nonlinear Theory and Its Applications*, IEICE, vol. 11, no. 1, pp. 16–35, 2020.
- [6] J. P. Bharadiya, “A Review of Bayesian Machine Learning Principles, Methods, and Applications,” *International Journal of Innovative Science and Research Technology*, vol. 8, no. 5, pp. 2033–2038, May 2023.
- [7] M. Murugesan and S. Thilagamani, “Bayesian Feed Forward Neural Network-Based Efficient Anomaly Detection from Surveillance Videos,” *Intell. Automat. Soft Comput.*, vol. 34, no. 1, pp. 389–405, 2022.
- [8] M. Carletti, C. Masiero, A. Beghi, and G. A. Susto, “A deep learning approach for anomaly detection with industrial time series data: A refrigerators manufacturing case study,” *Procedia Manufacturing*, vol. 38, pp. 233–240, 2019.